

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-078348

(43)Date of publication of application : 14.03.2003

(51)Int.Cl.

H03B 5/12

(21)Application number : 2001-261307

(71)Applicant : SHARP CORP

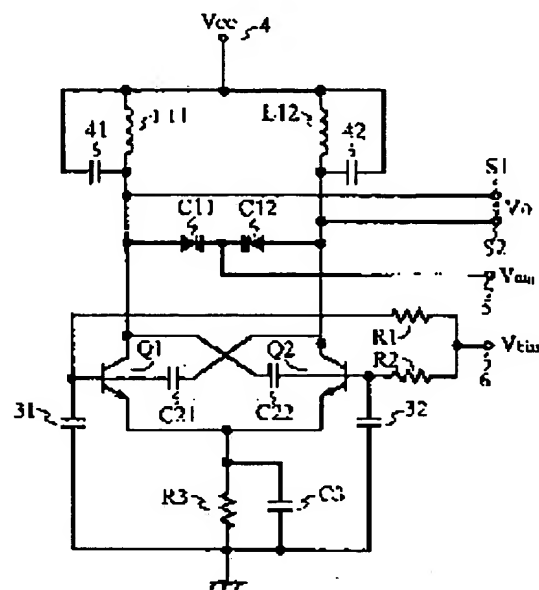
(22)Date of filing : 30.08.2001

(72)Inventor : SAKURAI YOSHITSUGU

**(54) VOLTAGE CONTROLLED OSCILLATOR AND COMMUNICATION APPARATUS EMPLOYING THE SAME****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a voltage controlled oscillator excellent in phase noise characteristics even if it is integrated.

**SOLUTION:** The voltage controlled oscillator is provided with a resonating section formed by variable capacitance diodes C11, C12 and inductors L11, L12 and an active section having a differential pair transistors Q1, Q2 and supplementing power to the resonating section not to attenuate the vibration of the resonating section, wherein capacitance values of the diodes C11, C12 are varied by tuning voltage  $V_{tun}$  to control an oscillation frequency. In this oscillator, a current source which is commonly connected to the emitters of the transistors Q1, Q2 in the differential pair consists of a parallel circuit of a resistor R3 and a capacitor C3.

**LEGAL STATUS**

[Date of request for examination]

11.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-78348  
(P2003-78348A)

(43) 公開日 平成15年3月14日 (2003.3.14)

(51) IntCl.<sup>7</sup>  
H 0 3 B 5/12

識別記号

F I  
H 0 3 B 5/12

ターミナル (参考)  
B 5 J 0 8 1

審査請求 未請求 請求項の数12 O L (全 8 頁)

(21) 出願番号 特願2001-261307 (P2001-261307)

(22) 出願日 平成13年8月30日 (2001.8.30)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 櫻井 祥嗣

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100085501

弁理士 佐野 静夫

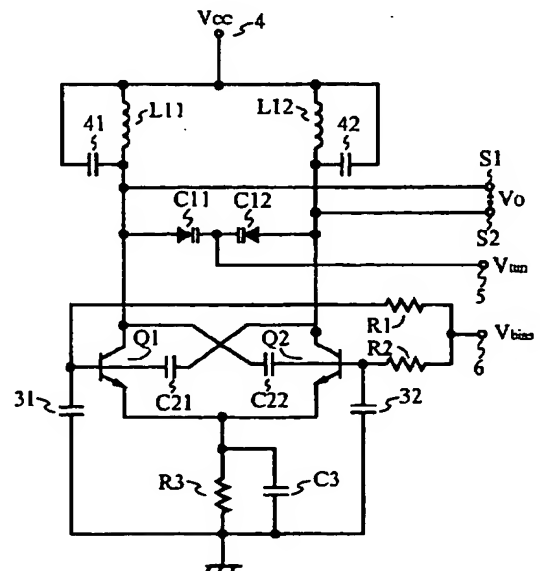
Fターム (参考) 5J081 AA02 BB01 CC30 DD03 DD11  
EE03 EE04 EE18 FF21 FF23  
GG01 KK02 KK09 KK22 MM01

(54) 【発明の名称】 電圧制御発振器及びそれを用いた通信装置

(57) 【要約】

【課題】 集積化しても位相雑音特性が良好な電圧制御発振器を提供する。

【解決手段】 可変容量ダイオードC11、C12及びインダクタL11、L12によって形成された共振部と、差動対のトランジスタQ1、Q2を有し前記共振部の振動が減衰しないように前記共振部に電力を補う能動部と、を備え、同調電圧 $V_{tun}$ によって可変容量ダイオードC11、C12の容量値を可変させ発振周波数を制御する電圧制御発振器において、差動対のトランジスタQ1、Q2のエミッタに共通接続される電流源を抵抗R3とコンデンサC3との並列回路とする。



## 【特許請求の範囲】

【請求項1】少なくとも1つの可変容量素子及び少なくとも1つのインダクタによって形成された共振部と、差動対のトランジスタを有し前記共振部の振動が減衰しないように前記共振部に電力を供給する能動部と、前記差動対のトランジスタのエミッタ又はソースに共通接続される電流源と、を備え、同調電圧によって前記可変容量素子の容量値を可変させ発振周波数を制御する電圧制御発振器において、前記電流源が抵抗手段と容量素子との並列回路であることを特徴とする電圧制御発振器。

【請求項2】少なくとも前記共振部が備える可変容量素子と、前記能動部と、前記電流源と、を同一の半導体集積回路内に設ける請求項1に記載の電圧制御発振器。

【請求項3】前記インダクタに並列接続される容量素子を備え、該容量素子が前記可変容量素子と同一構造である請求項2に記載の電圧制御発振器。

【請求項4】前記差動対のトランジスタのエミッタ又はソースに接続される容量素子が、前記可変容量素子と同一構造である請求項2又は請求項3に記載の電圧制御発振器。

【請求項5】前記インダクタがスパイラルインダクタである請求項2～4のいずれかに記載の電圧制御発振器。

【請求項6】外部から供給される基準電圧に含まれるリップル成分を除去するリップル除去手段を備え、該リップル除去手段によってリップル成分が除去された基準電圧を駆動電圧とする請求項1～5のいずれかに記載の電圧制御発振器。

【請求項7】前記リップル除去手段がローパスフィルタである請求項6に記載の電圧制御発振器。

【請求項8】外部から供給される基準電圧がレギュレータの出力電圧であって、前記レギュレータの出力電圧又は前記レギュレータの出力電圧に基づく電圧を駆動電圧とする請求項1～7のいずれかに記載の電圧制御発振器。

【請求項9】温度に応じて補正したバイアス電流を前記差動対のトランジスタのベース又はゲートに供給する温度補償手段を備える請求項1～8のいずれかに記載の電圧制御発振器。

【請求項10】前記温度補償手段が高温で前記バイアス電流を大きくし、低温で前記バイアス電流を小さくする請求項9に記載の電圧制御発振器。

【請求項11】前記差動対のトランジスタの一方のベース又はゲートに第1の抵抗が接続され、他方のベース又はゲートに第2の抵抗が接続されるとともに、前記温度補償手段が、コレクタに第3の抵抗を介して所定の電圧が供給され、エミッタが第4の抵抗を介して接地され、ベースが第5の抵抗を介して前記第1の抵抗及び前記第2の抵抗の接続ノード並びに前記コレクタに接続されるトランジスタを備える請求項9に記載の電圧制

御発振器。

【請求項12】請求項1～11のいずれかに記載の電圧制御発振器から出力される信号に基づいて局部発振信号を生成する通信装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、同調電圧によって発振周波数が可変する電圧制御発振回路に関するものである。特に高周波通信装置等に用いられる電圧制御発振回路に関するものである。

【0002】

【従来の技術】電圧制御発振器は高周波通信装置等において、特に無線通信装置の局部発振源である周波数シンセサイザの源振用発振器として一般に用いられる。以下、従来の電圧制御発振器について説明する。

【0003】従来の電圧制御発振器の一般的な構成を図4に示す。電圧制御発振器は共振部1と能動部2を有する。

【0004】共振部1は、インダクタL1と可変容量ダイオード等の可変容量素子C1とが並列接続された回路である。なお、RTは、インダクタL1の寄生抵抗分及び可変容量C1の寄生抵抗分の合計を表したものである。また、インダクタL1と可変容量素子C1との一方の接続ノードが出力端子S1に接続され、インダクタL1と可変容量素子C1との他方の接続ノードが出力端子S2に接続される。

【0005】インダクタL1の2分割点に基準電圧供給端子4が接続される。基準電圧供給端子4に基準電圧V<sub>CC</sub>が印加される。また、可変容量素子C1の容量は制御端子5に印加される同調電圧V<sub>tun</sub>によって制御される。

【0006】能動部2は、NPN型トランジスタQ1及びQ2と、バイアス抵抗R1及びR2と、信号レベル調整用のコンデンサC21、C22、C31及びC32と、直流電流源3とを備える。

【0007】トランジスタQ1のコレクタが出力端子S1に接続され、トランジスタQ2のコレクタが出力端子S2に接続される。

【0008】そして、トランジスタQ1のベースとトランジスタQ2のコレクタとがコンデンサC21を介して接続され、トランジスタQ2のベースとトランジスタQ1のコレクタとがコンデンサC22を介して接続される。

【0009】また、トランジスタQ1のベースが、バイアス抵抗R1を介してバイアス電圧供給端子6に接続されるとともに、コンデンサC31を介して接地される。また、トランジスタQ2のベースが、バイアス抵抗R2を介してバイアス電圧供給端子6に接続されるとともに、コンデンサC32を介して接地される。

【0010】さらに、トランジスタQ1のエミッタと

ランジスタQ2のエミッタとが共通に接続され、直流電流源3を介して接地される。

【0011】このような構成の電圧制御発振器の動作について説明する。共振部1が共振周波数の信号を出力端子に出力する。能動部2の負性抵抗と抵抗RT及び出力端子S1、S2間に接続される負荷抵抗とが相殺することによって、出力端子S1、S2間に出力される出力電圧V<sub>0</sub>が定常振動になる。そして、同調電圧V<sub>tun</sub>に応じた任意の発振周波数の出力電圧V<sub>0</sub>を得ることが可能となる。

【0012】なお、共振部1の性能を表すものにQファクタがある。共振部1のインピーダンスをZとすると、Qファクタは(1)式で表される。

$$Q = \text{Image}(Z) / \text{Real}(Z) \dots (1)$$

【0013】また、発振周波数からのオフセット周波数をΔfとすると、電圧制御発振器の位相雑音n(Δf)は(2)式のように近似して表される。

$$n(\Delta f) \propto 1 / \{Q^2 \times (\Delta f)^2\} \dots (2)$$

【0014】したがって、共振部1のQファクタが高いほど位相雑音の低減が可能である。このため、通常、携帯通信機器においてはQファクタが高い共振部を有する電圧制御発振器が必要とされる。

【0015】

【発明が解決しようとする課題】一方、携帯通信機器の小型化、低コスト化を図るために電圧制御発振器を集積化する必要がある。ところがモノリシック受動素子のQファクタが低いため、共振部を集積化すると共振部のQファクタが低くなり、電圧制御発振器の位相雑音特性が悪化してしまうという問題があった。

【0016】特開平10-145190号公報では、位相雑音を低減するための回路構成にすること及びインダクタをボンディングワイヤで構成することによって上記問題点を解決しようとしている。

【0017】特開平10-145190号公報で開示されている電圧制御発振器を図5に示す。なお、図4と同一部分には同一の符号を付し説明を省略する。

【0018】図5の電圧制御発振器が図4に示した電圧制御発振器と異なる点は、インダクタL1をインダクタL11及びL12に置き換え、可変容量C1を可変容量ダイオードC11及びC12に置き換え、直流電流源3を抵抗R3とし、コンデンサC31及びC32を除き、さらにインダクタL11と可変容量ダイオードC11との間にコンデンサと抵抗からなる高域フィルタ7を設け、インダクタL12と可変容量ダイオードC12との間にコンデンサと抵抗からなる高域フィルタ8を設けたことである。なお、可変容量ダイオードC11及びC12のカソードは抵抗R4を介して同調電圧供給端子5に共通接続される。

【0019】図5の電圧制御発振器は共振部に高域フィルタ7及び8を設けることで共振部を基準電圧V<sub>CC</sub>の低

周波変動から分離し、位相雑音を低減している。しかしながら、共振部に高域フィルタ回路7及び8を設けると、共振部全体のQファクタが低くなり、その結果位相雑音n(Δf)が大きくなるおそれがあった。

【0020】また、特開平10-145190号公報では、集積化のためにインダクタL11及びL12をボンディングワイヤで代用する構成も開示されているが、このような構成にすると実装した際の信頼性の低下やインダクタ値のバラツキ増大という問題があった。

10 【0021】本発明は、上記の問題点に鑑み、集積化しても位相雑音特性が良好な電圧制御発振器及びそれを用いた通信装置を提供することを目的とする。

【0022】

【課題を解決するための手段】上記目的を達成するために、本発明に係る電圧制御発振器においては、少なくとも1つの可変容量素子及び少なくとも1つのインダクタによって形成された共振部と、差動対のトランジスタを有し前記共振部の振動が減衰しないように前記共振部に電力を供給する能動部と、前記差動対のトランジスタのエミッタ又はソースに共通接続される電流源と、を備え、同調電圧によって前記可変容量素子の容量値を変化させ発振周波数を制御するとともに、前記電流源を抵抗手段と容量素子との並列回路とする。

【0023】また、少なくとも前記共振部が備える可変容量素子と、前記能動部と、前記電流源と、を同一の半導体集積回路内に設けるようにしてもよい。

【0024】また、前記インダクタに並列接続される容量素子を備え、該容量素子を前記可変容量素子と同一構造にしてもよい。

30 【0025】また、前記差動対のトランジスタのエミッタ又はソースに接続される容量素子を前記可変容量素子と同一構造にしてもよい。

【0026】また、前記インダクタをスパイラルインダクタとしてもよい。

【0027】また、外部から供給される基準電圧に含まれるリップル成分を除去するリップル除去手段を備え、該リップル除去手段によってリップル成分が除去された基準電圧を駆動電圧としてもよい。

40 【0028】また、前記リップル除去手段をローパスフィルタとしてもよい。

【0029】また、外部から供給される基準電圧がレギュレータの出力電圧であって、前記レギュレータの出力電圧又は前記レギュレータの出力電圧に基づく電圧を駆動電圧としてもよい。

【0030】また、温度に応じて補正したバイアス電流を前記差動対のトランジスタのベース又はゲートに供給する温度補償手段を備えてもよい。

50 【0031】また、前記温度補償手段が高温で前記バイアス電流を大きくし、低温で前記バイアス電流を小さくするようにしてもよい。この場合、前記差動対のトラン

ジスタの一方のベース又はゲートに第1の抵抗が接続され、他方のベース又はゲートに第2の抵抗が接続されるとともに、前記温度補償手段が、コレクタに第3の抵抗を介して所定の電圧が供給され、エミッタが第4の抵抗を介して接地され、ベースが第5の抵抗を介して前記第1の抵抗及び前記第2の抵抗の接続ノード並びに前記コレクタに接続されるトランジスタを備える構成にすることができる。

【0032】また、本発明に係る通信装置においては、上記いずれかの構成の電圧制御発振器から出力される信号に基づいて局部発振信号を生成する構成とする。

【0033】

【発明の実施の形態】本発明の一実施形態について図面を参照して説明する。本発明に係る第一実施形態の電圧制御発振器の構成を図1に示す。なお、図5と同一の部分には同一の符号を付し、説明を省略する。

【0034】コンデンサC3の一端がトランジスタQ1及びQ2のエミッタに接続され、コンデンサC3の他端が接地される。すなわち、コンデンサC3と抵抗R3とは並列接続されており、電流源を形成している。

【0035】電流源を抵抗R3のみで構成した場合、発振周波数の高調波成分がトランジスタQ1及びQ2のエミッタに同相で流れ込み、エミッタ電位が変動してしまい位相雑音が大きくなってしまう。また、電流源をトランジスタによるカレントミラー回路で構成した場合、このカレントミラー回路が低周波雑音源となり位相雑音が大きくなってしまふおそれがある。

【0036】第一実施形態の電圧制御発振器では、コンデンサC3がトランジスタQ1及びQ2のエミッタに同相で流れ込む発振周波数の高調波成分を除去するので、トランジスタQ1及びQ2のエミッタ電位の変動を抑えることができる。また、電流源は抵抗R3及びコンデンサC3によって構成されるので、電流源が低周波雑音源となることもない。従って、第一実施形態の電圧制御発振器は位相雑音を低減することができる。

【0037】そして、信号レベル調整用のコンデンサC31の一端がバイアス抵抗R1及びトランジスタQ1のベースに接続され、信号レベル調整用のコンデンサC32の一端がバイアス抵抗R2及びトランジスタQ2のベースに接続される。信号レベル調整用のコンデンサC31及びC32の他端はそれぞれ接地される。

【0038】さらにリアクトルL11に並列に固定コンデンサC41が接続され、リアクトルL12に並列に固定コンデンサC42が接続される。可変コンデンサよりも固定コンデンサの方がQファクタが高いので、固定コンデンサC41及びC42を設けることで共振部全体のQファクタを高くすることができる。

【0039】次に、本発明に係る第二実施形態の電圧制御発振器について説明する。第二実施形態の電圧制御発振器の構成を図2に示す。なお、図1と同一部分には同

一の符号を付し説明を省略する。

【0040】第二実施形態の電圧制御発振器は、レギュレータ10から基準電圧 $V_{CC}$ を受け取る。すなわち、外部電源であるレギュレータ10が基準電圧供給端子4に接続される。

【0041】レギュレータ10は、バンドギャップ回路13、誤差増幅器14、抵抗R8、及び抵抗R9を備えている。バンドギャップ回路13の出力側は誤差増幅器14の非反転入力側に接続される。誤差増幅器14の出力側は抵抗R8の一端に接続され、レギュレータ10の出力側をなす。抵抗R8の他端は抵抗R9を介して接地される。また、抵抗R8と抵抗R9との接続ノードは誤差増幅器14の反転入力側に接続される。

【0042】一般に携帯通信機器等に用いられる電圧制御発振器は、バンドギャップ回路から出力される定電圧を基準電圧としている。バンドギャップ回路は、カレントミラー回路を備えているため本質的に低周波変動を生ずる。この低周波振動が電圧制御発振器の共振部に到達すると位相雑音が大きくなってしまふ。

【0043】一方、レギュレータ10は負帰還をかけることで出力電圧の低周波振動を抑制しているので、第二実施形態の電圧制御発振器のようにレギュレータ10の出力電圧を基準電圧 $V_{CC}$ にすることで、外部電源からの低周波振動によって生じる位相雑音を低減することができる。

【0044】さらに、第二実施形態の電圧制御発振器においては、基準電圧供給端子4とインダクタL11及びL12との間にリップル除去回路11が設けられる。リップル除去回路11は、抵抗R4と可変容量ダイオードC4からなるローパスフィルタである。抵抗R4の一端はリップル除去回路11の入力側であり、基準電圧供給端子4に接続される。抵抗R4の他端は可変容量ダイオードC4のカソードに接続され、可変容量ダイオードC4のアノードは接地される。抵抗R4と可変容量ダイオードC4との接続ノードがリップル除去回路11の出力側をなす。リップル除去回路11の出力側は、インダクタL11及びインダクタL12との接続ノード及び後述する温度補償回路12の入力側に接続される。

【0045】リップル除去回路11は、基準電圧 $V_{CC}$ を入力し基準電圧 $V_{CC}$ に含まれる高周波成分の雑音を除去したのち共振部及び温度補償回路12に供給する。これにより、高周波成分の位相雑音を低減することができる。

【0046】なお、一般に高温になると、共振部の寄生抵抗が大きくなるので電圧制御発振器の発振裕度は下がる傾向にある。特にQファクタの低い共振部を備える電圧制御発振器において、その傾向が顕著である。

【0047】このような問題点を解決するために第二実施形態の電圧制御発振器は温度補償回路12を備えている。温度補償回路12は抵抗R5～R7及びNPN型ト

ランジスタQ3を備えている。

【0048】抵抗R5の一端は温度補償回路12の入力側であり、リップル除去回路11の出力側に接続される。抵抗R5の他端はトランジスタQ3のコレクタに接続され、トランジスタQ3のエミッタは抵抗R6を介して接地される。また、トランジスタQ3のベースは抵抗R7の一端に接続され、抵抗R7の他端が温度補償回路12の出力側をなす。さらに、抵抗R7の他端とトランジスタQ3のコレクタとが接続される。

【0049】温度補償回路12は次のように動作する。抵抗R5～R7の抵抗値は正の温度特性を有するので、高温時に抵抗R5～R7の抵抗値は大きくなる。一方、トランジスタQ3のベース－エミッタ間電圧 $V_{BE}$ は負の温度特性を有するので、高温時にトランジスタQ3のベース－エミッタ間電圧 $V_{BE}$ は小さくなる。よって、これらの特性を利用して、抵抗R5～R7の抵抗値を適当な値に決めることで、温度上昇に対するバイアス電流の増減を制御することができる。したがって、温度上昇に応じてトランジスタQ1及びQ2のベースに供給されるバイアス電流を増加させ、能動部の利得を大きくすることができる。これにより、第二実施形態の電圧制御発振器は、高温でも発振裕度が下らず安定した動作を行うことができる。

【0050】さらに、第二実施形態の電圧制御発振器においてはインダクタL1及びL2をスパイラルインダクタとしているので、電圧制御発振器の全ての素子を半導体集積回路内に形成することができる。このため、第二実施形態の電圧制御発振器を一つの半導体集積回路内に設ける構成としている。これにより、電圧制御発振器の小型化や低コスト化を図ることができる。

【0051】また、第二実施形態の電圧制御発振器においては、容量素子を全て可変容量ダイオードとしている。すなわち、第二実施形態の電圧制御発振器では、第一実施形態の電圧制御発振器のコンデンサC3、C21、C22、C31、C32、C41、及びC42をそれぞれ可変容量ダイオードC3'、C21'、C22'、C31'、C32'、C41'、及びC42'に置き換えている。そして、各々の可変容量ダイオードの両端に一定の逆バイアスをかけることで可変容量ダイオードを固定コンデンサとして用いている。このように容量素子を可変容量ダイオードとすると容量素子の実装面積を小さくできるので、電圧制御発振器の実装面積も小さくすることができる。

【0052】可変容量ダイオードのQファクタは、その可変容量ダイオードの両端にかかる逆バイアスによって変化するが、一般に、ある一定以上の逆バイアスをかけたときに、最もQファクタが良くなる。そのため、各々の可変容量ダイオードについて、Qファクタが高い値を示すように逆バイアスを設定する。

【0053】このとき、可変容量ダイオードC11及び

C12と固定コンデンサとして用いる可変容量ダイオードC3'、C21'、C22'、C31'、C32'、C41'、及びC42'とを同一構造にするとよい。そうすると、固定コンデンサとして用いる可変容量ダイオードと可変容量ダイオードC11及びC12とを同一の工程によって作成することができる。また、固定コンデンサとして用いる可変容量ダイオードを作成する際に、ダミーの可変容量ダイオードも作成し半導体集積回路上に配設しておくことで、寄生容量成分等によって発振周波数が所望の周波数に対してずれた場合でも、配線層の変更のみで発振周波数を容易に変更することができる。

【0054】次に、本発明に係る送受信装置について説明する。本発明に係る送受信装置の回路ブロック図を図3に示す。なお、電圧制御発振器24は上述した第二実施形態の電圧制御発振器であり、アンテナ13以外の回路は1チップの半導体集積回路装置に格納されている。

【0055】まず受信側について説明する。アンテナ13によって受信されたRF信号がスイッチ14を介してローノイズアンプ15に入力され、ローノイズアンプ15で増幅されたのち、ミキサ16で局部発振信号とミキシングされ、IF信号にダウンコンバートされる。このIF信号は、バンドパスフィルタ17によって不要な周波数成分が除去されたのち復調部18に送られ、受信信号に復調される。

【0056】次に送信側について説明する。送信信号が変調器19によって変調され、バンドパスフィルタ20によって不要な周波数成分が除去されたのち、ミキサ21で局部発振信号とミキシングされ、RF信号にアップコンバートされる。このRF信号は、パワーアンプ22で電力増幅されたのち、スイッチ14を介してアンテナ13から出力される。

【0057】局部発振信号は位相同期発振器23から出力される。位相同期発振器23は、分周器（図示せず）、水晶発振器（図示せず）、位相比較器（図示せず）、及び電圧制御発振器24を備えている。分周器は電圧制御発振器24の出力を水晶発振器の周波数まで分周する。位相比較器は、この分周した信号と水晶発振器からの信号とを位相比較して得られた誤差信号を電圧制御発振器24に負帰還して局部発振信号の周波数を安定させる。

【0058】また、電圧制御発振器24にはレギュレータの出力電圧が基準電圧として入力され、電圧制御発振器以外の回路にはバンドギャップ回路の出力電圧が電源電圧として入力される。そして、レギュレータ内のバンドギャップ回路と電圧制御発振器以外の回路に接続されるバンドギャップ回路とは共通である。そうすると、電圧制御発振器以外の回路の電源電圧の大きさを変更するためにバンドギャップ回路の出力電圧を変更しても、電圧制御発振器24の基準電圧 $V_{CC}$ は一定に保たれ、電圧制御発振器24の特性を保持することができる。また、



電圧制御発振器以外の回路の電源電圧に雑音ののった場合でも、電圧制御発振器の基準電圧  $V_{CC}$  にはほとんど雑音ののらない。

【0059】なお、電圧制御発振器においては発振周波数が高いほど共振部のQファクタの低下を招きやすい。このため、送受信信号が高周波領域の信号例えばBluetooth規格に適合する信号である場合は、本発明に係る通信装置が好適である。

【0060】また、上述した実施形態では能動部に設ける差動対のトランジスタにバイポーラトランジスタを用いたが、他の構造のトランジスタ、例えばMOSFET (Metal Oxide Semiconductor Field Effect Transistor)、MESFET (Metal Semiconductor Field Effect Transistor) 等を用いてもよい。

【0061】また、上述した実施形態では送信と受信の両方が行える送受信装置について説明したが、本発明に係る通信装置はこれに限定されることはなく、送信のみを行う送信装置または受信のみを行う受信装置であってもよい。

【0062】

【発明の効果】本発明によると、能動部に設けられる差動対のトランジスタのエミッタ又はソースに共通接続される電流源が抵抗手段と容量素子との並列回路であるので、能動部に設けられる差動対のトランジスタのエミッタ又はソース電位の変動を抑えることができる。また、電流源が抵抗手段及び容量素子によって構成されるので、電流源が低周波雑音源となることもない。したがって、位相雑音を低減することができる。これにより、位相雑音特性が良好な電圧制御発振器を実現することができる。

【0063】また、本発明によると、少なくとも共振部が備える可変容量素子と、能動部と、能動部に設けられる差動対のトランジスタのエミッタ又はソースに共通接続される電流源とを同一の半導体集積回路内に設けるので、電圧制御発振器の小型化及び低コスト化を図ることができる。集積化することによって共振部のQファクタが低くなるが、上述したように位相雑音を低減することができるので位相雑音特性が良好な電圧制御発振器を実現することができる。

【0064】また、本発明によると、共振部に設けられるインダクタに並列接続される容量素子を備えるので、共振部のQファクタを高くすることができる。また、容量素子を共振部に設けられる可変容量素子と同一構造とするので、容量素子の実装面積を小さくすることができる。これにより、容量素子と共振部に設けられる可変容量素子とを同一工程によって作成することができる。これにより、電圧制御発振器の位相雑音特性向上、小型化、及び低コスト化を図ることができる。

【0065】また、本発明によると、能動部に設けられる差動対のトランジスタのエミッタ又はソースに接続さ

れる容量素子が、共振部に設けられる可変容量素子と同一構造であるので、容量素子の実装面積を小さくすることができる。これにより、電圧制御発振器の小型化及び低コスト化を図ることができる。

【0066】また、本発明によると、共振部に設けられるインダクタをスパイラルインダクタとするので、電圧制御発振器の全ての素子を集積化することができる。これにより、電圧制御発振器の小型化及び低コスト化を一層図ることができる。

【0067】また、本発明によると、外部から供給される基準電圧に含まれるリップル成分を除去するリップル除去手段を備え、該リップル除去手段によってリップル成分が除去された基準電圧を駆動電圧とするので、基準電圧に含まれる雑音を除去することができる。これにより、一層位相雑音特性が良好な電圧制御発振器を実現することができる。

【0068】また、本発明によると、リップル除去手段をローパスフィルタとするので、簡単な構成で基準電圧に含まれる高周波成分の雑音を除去するリップル除去手段を実現することができる。

【0069】また、本発明によると、外部から供給される基準電圧をレギュレータの出力電圧とし、レギュレータの出力電圧又はレギュレータの出力電圧に基づく電圧を駆動電圧とするので、外部電源からの低周波振動によって生じる位相雑音を低減することができる。

【0070】また、本発明によると、温度に応じて補正したバイアス電流を前記差動対のトランジスタのベース又はゲートに供給する温度補償手段を備えるので、温度に応じて能動部の利得を変更することができる。これにより、温度にかかわらず安定した動作を行う電圧制御発振器を実現することができる。

【0071】また、本発明によると、温度補償手段が高温で前記バイアス電流を大きくし、低温で前記バイアス電流を小さくするので、温度上昇に応じて能動部の利得を大きくすることができる。これにより、高温でも発振裕度が下がり安定した動作を行う電圧制御発振器を実現することができる。

【0072】また、本発明によると、差動対のトランジスタの一方のベース又はゲートに第1の抵抗が接続され、他方のベース又はゲートに第2の抵抗が接続されるとともに、温度補償手段が、コレクタに第3の抵抗を介して所定の電圧が供給され、エミッタが第4の抵抗を介して接地され、ベースが第5の抵抗を介して前記第1の抵抗及び前記第2の抵抗の接続ノード並びに前記コレクタに接続されるトランジスタを備えるので、簡単な構成で温度補償手段を実現することができる。

【0073】また、本発明によると、能動部に設けられる差動対のトランジスタのエミッタ又はソースに共通接



続される電流源が抵抗手段と容量素子との並列回路である電圧制御発振器を通信装置が備え、その電圧制御発振器の出力信号に基づいて局部発振信号を生成するので、位相雑音特性の良好な局部発振信号を得ることができる。これにより、送信信号や受信信号のS/Nまたは誤り率特性を良好にすることができる。また、上述したように電圧制御発振器の小型化及び低コスト化を図ることができるので、通信装置の小型化及び低コスト化を図ることができる。

【図面の簡単な説明】

【図1】 本発明に係る第一実施形態の電圧制御発振器の構成を示す図である。

【図2】 本発明に係る第二実施形態の電圧制御発振器の構成を示す図である。

【図3】 本発明に係る通信装置の構成を示すブロック図である。

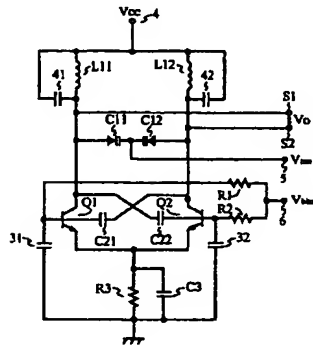
【図4】 従来の電圧制御発振器の構成を示す図である。

【図5】 従来の電圧制御発振器の他の構成を示す図である。

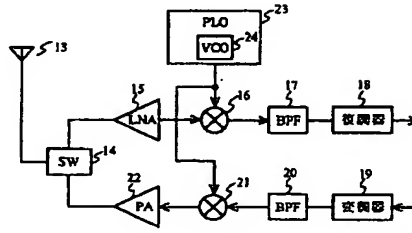
【符号の説明】

- 4 基準電圧供給端子
- 5 同調電圧供給端子
- 6 バイアス電圧供給端子
- 11 リプル除去回路
- 12 温度補償回路
- 24 電圧制御発振器
- 10 C11、C12 可変容量ダイオード
- L11、L12 インダクタ
- Q1、Q2 トランジスタ
- R1～R7抵抗
- C3 コンデンサ
- C3' 可変容量ダイオード
- C11、C12 可変容量ダイオード
- C41'、C42' 可変容量ダイオード

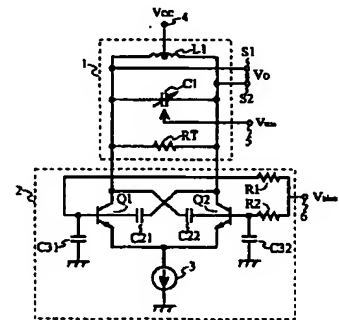
【図1】



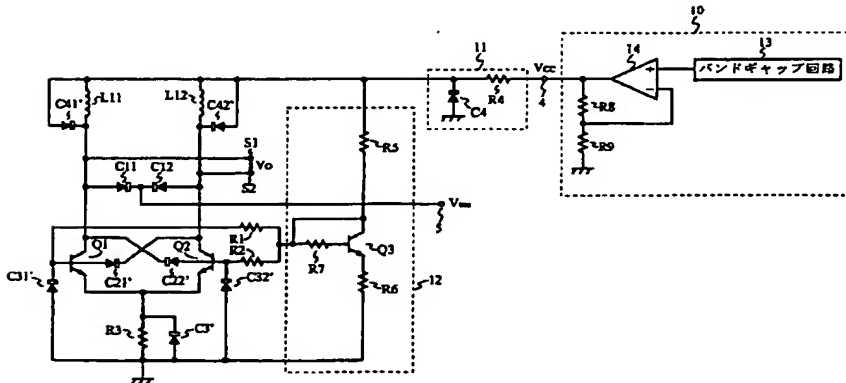
【図3】



【図4】



【図2】



【図5】

